

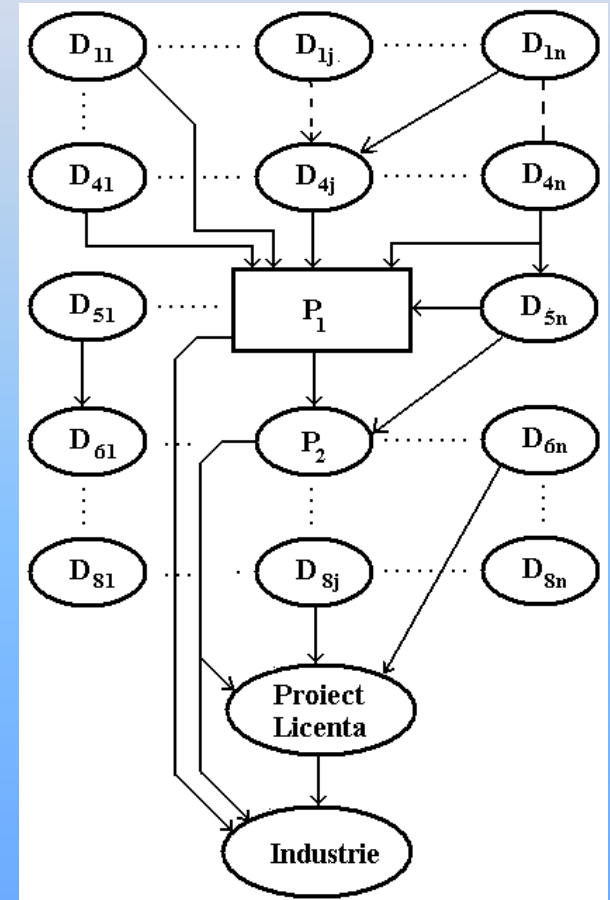
# DISCIPLINA DE TIP PROIECT, O FOARTE BUNĂ PUNTE DE LEGĂTURĂ CU MEDIUL INDUSTRIAL



**Florin DRĂGHICI<sup>1</sup>, Mihaela PANTAZICĂ<sup>1</sup>, Paul SVASTA<sup>1, 2</sup>**

- 1- Facultatea de Electronică, Telecomunicații și Tehnologia Informației, Universitatea Politehnica din București
- 2- Asociația pentru Promovarea Tehnologiei Electronice, APTE

- Disciplină de electronică analogică, integratoare
- Disciplină remodelată prin *inginerie inversă* pe inginerul electronist din R&D și producție
- Un prim exercițiu de creație ingineriască
- Familiarizare cu rigorile mediului concurențial în care studenții își vor desfășura activitatea după absolvirea facultății
- Contact cu mediul industrial unde dezvoltarea de produs nu se face numai prin prisma performanțelor, dar și a costurilor, a limitărilor impuse de o tehnologie dată, a termenelor, a documentării produsului realizat
- Scalarea cerințelor la nivelul de cunoștințe și experiență a unui student



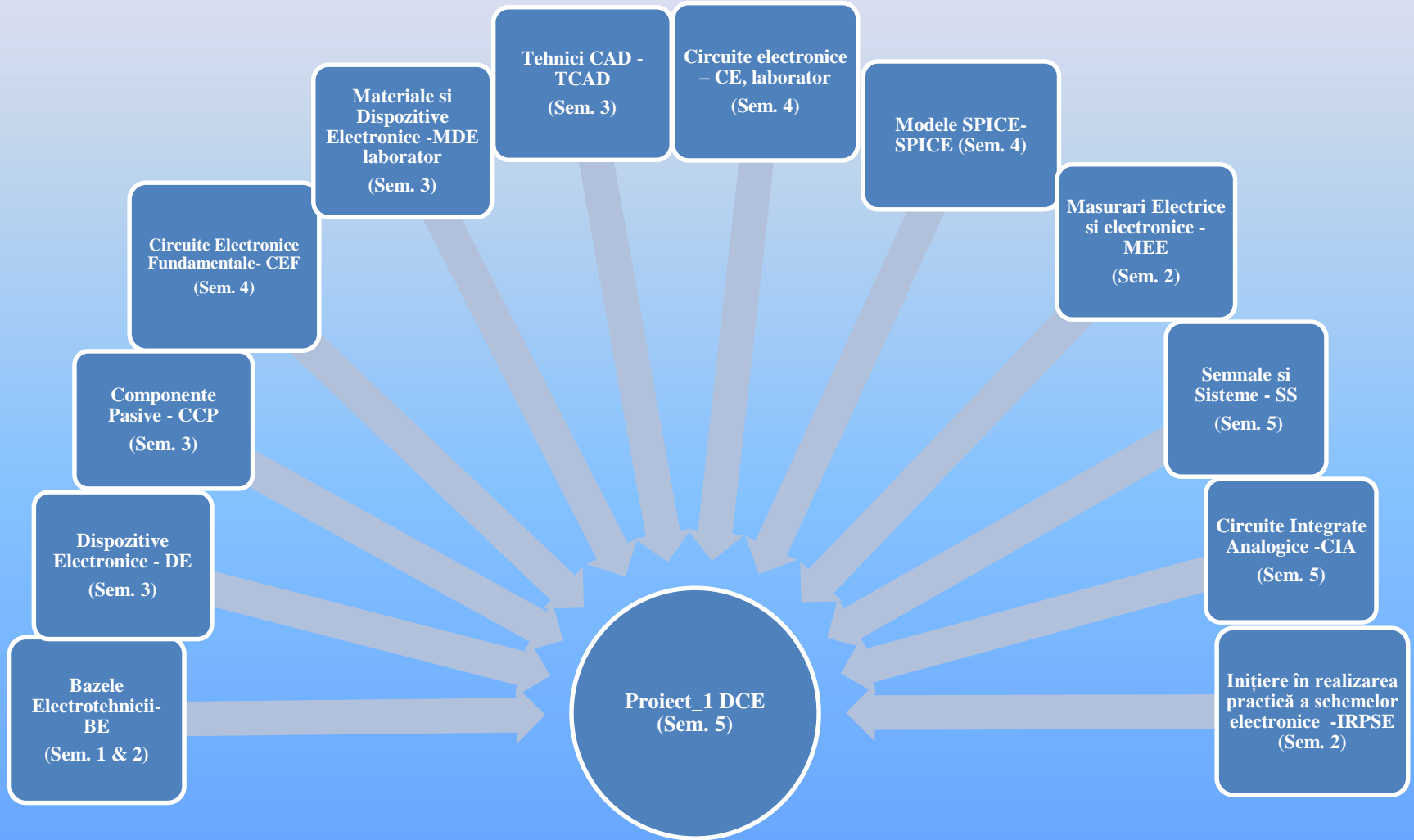


# Proiect 1- Dispozitive și circuite electronice



## OBIECTIVE GENERALE

- Familiarizarea studenților cu **tehnici de proiectare electrică și tehnologică specifice (DFM) și cu realizarea schemelor electrice proiectate**
- **Proiectare, realizare și testare de module electronice** realizate cu componente electronice discrete: diode și tranzistoare, componente pasive.
- Proiectare electrică, proiectare structură de interconectare corespunzătoare (PCB) într-o tehnologie impusă
- **Creșterea corelării între programa Facultății ETTI-UPB și competențele cerute de industria electronică**
- **Valorificarea cunoștințelor** acumulate la discipline studiate în amonte cu rol în crearea de competențe în **electronica analogică**



| Săptămâna | Activități proiectare electrică (CD-DCAE)   | Operații   | Observații   | Punctaj maxim |
|-----------|---|--|--|---------------|
|           | Activități proiectare structură interconectare (CD-TEF)   |  |  |               |
| 1         | Prezentare temă proiect – proiectare electrică  | <ul style="list-style-type: none"> <li>Prezentare cerințe de proiectare d.p.d.v. electric</li> <li>Prezentare alternative software – CAD – simulator de circuit</li> <li>Etapizare - se fixează termenele limită pentru livrarea datelor rezultate în urma parcurgerii etapelor proiectului</li> </ul> | <ul style="list-style-type: none"> <li>Legătura cu discipline studiate anterior/simultan (DE, CEF, CCP, BELth, MDE-lab., CE-lab., MEE, CIA, Mod. Spice, SS)</li> <li>Se prezintă tipurile de componente electronice active/pasive aflate la dispoziția studentului pentru conceperea și realizarea fizică a circuitului impus de tema de proiect</li> <li>Se recomandă variante de simulator de circuit</li> <li>Se justifică alegerea unui pachet software CAD integrat</li> <li>Documentație – prezentare referințe bibliografice</li> </ul> | -             |
|           | Prezentare temă proiect – proiectare structură de interconectare/tehnologie de realizare  | <ul style="list-style-type: none"> <li>Prezentare cerințe de proiectare d.p.d.v. tehnologic</li> <li>Prezentare alternative software – CAD – layout</li> </ul>   | <ul style="list-style-type: none"> <li>Legătura cu discipline studiate anterior/simultan (IRPSE, CCP, TCAD, TIE, etc.)</li> <li>Se prezintă tehnologia disponibilă pentru realizarea fizică a circuitului proiectat</li> <li>Aria disponibilă</li> <li>Se recomandă variante de software pentru realizarea layout-ului</li> <li>Se justifică alegerea unui pachet software CAD integrat</li> <li>Documentație – prezentare referințe bibliografice</li> </ul>  | -             |
| 2         | Criterii de selecție a schemei generale a circuitului proiectat axate pe topologii de circuit utilizate în practica inginerescă | <ul style="list-style-type: none"> <li>Conceperea schemei bloc a circuitului</li> </ul>  | <ul style="list-style-type: none"> <li>Alegerea blocurilor constitutive în funcție de specificațiile electrice (CEF, CIA)</li> <li>Selecția de topologii de circuit (CEF, CIA)</li> </ul>  | -             |
|           | Proiectare CAD  | <ul style="list-style-type: none"> <li>Crearea unui proiect în mediul CAD</li> </ul>   | <ul style="list-style-type: none"> <li>Crearea unui proiect într-un mediu CAD integrat: schema și layout PCB</li> <li>Corelarea schemă – layout PCB</li> <li>Reguli de desenare (plasare componente, lățimi de trasee, spațieri, etc.)</li> </ul>  | -             |
| 3         | Scheme tipice și algoritmi de proiectare pentru circuite. Analiza de c.c. și c.a.   | <ul style="list-style-type: none"> <li>Se prezintă circuite de polarizare (referințe de tensiune, surse de curent, etc.), etaje de intrare, etaje de ieșire, etc.</li> </ul>   | <ul style="list-style-type: none"> <li>Implementarea blocurilor la nivel de circuit (DE, CCP, CEF, CIA, SS)</li> <li>Determinarea parametrilor statici și dinamici ai circuitului prin calcul analitic (DE, CEF, CIA, SS)</li> <li>Selecția de dispozitive – parametri electrice, foi de catalog (DE, CCP)</li> </ul>  | -             |
|           | Proiectare CAD  | <ul style="list-style-type: none"> <li>Asocierea de capsule pentru dispozitivele din schema electrică</li> </ul>   | <ul style="list-style-type: none"> <li>Selecția de capsule (footprint-uri) pentru dispozitive în tehnologia dată – foi de catalog (IRPSE, DE, CCP, TCAD, TIE)</li> </ul>   | -             |



# Proiect 1- Dispozitive și circuite electronice



| Operații   | Observații   |
|--|--|
| <ul style="list-style-type: none"><li>• Prezentare cerințe de proiectare d.p.d.v. electric</li><li>• Prezentare alternative software – CAD – simulator de circuit</li><li>• Etapizare - se fixează termenele limită pentru livrarea datelor rezultate în urma parcurgerii etapelor proiectului</li></ul> | <ul style="list-style-type: none"><li>• Legătura cu discipline studiate anterior/simultan (DE, CEF, CCP, BELth, MDE-lab., CE-lab., MEE, CIA, Mod. Spice, SS)</li><li>• Se prezintă tipurile de componente electronice active/pasive aflate la dispoziția studentului pentru conceperea și realizarea fizică a circuitului impus de tema de proiect</li><li>• Se recomandă variante de simulator de circuit</li><li>• Se justifică alegerea unui pachet software CAD integrat</li><li>• Documentație – prezentare referințe bibliografice</li></ul> |
| <ul style="list-style-type: none"><li>• Prezentare cerințe de proiectare d.p.d.v. tehnologic</li><li>• Prezentare alternative software – CAD – layout</li></ul>  | <ul style="list-style-type: none"><li>• Legătura cu discipline studiate anterior/simultan (IRPSE, CCP, TCAD, TIE, etc.)</li><li>• Se prezintă tehnologia disponibilă pentru realizarea fizică a circuitului proiectat</li><li>• Aria disponibilă</li><li>• Se recomandă variante de software pentru realizarea layout-ului</li><li>• Se justifică alegerea unui pachet software CAD integrat</li><li>• Documentație – prezentare referințe bibliografice</li></ul>   |



|               |                                |  |  |   |    |
|---------------|--------------------------------|--|--|---|----|
| 4             | Editare schemă electrică (CAD) | <ul style="list-style-type: none"> <li>Editare schemă în simulatorul de circuit</li> </ul>   | <ul style="list-style-type: none"> <li>Asocierea de simboluri de dispozitiv cu modele de dispozitiv</li> <li>Selecționarea modelelor corespunzătoare dispozitivelor disponibile (DE, CCP, MDE-Lab, CE-Lab, CCP-Lab, Mod. Spice)</li> </ul>   |   |    |
|               | Proiectare CAD                 | <ul style="list-style-type: none"> <li>Realizare structură de interconectare</li> </ul>  | <ul style="list-style-type: none"> <li>Crearea structurii de interconectare în concordanță cu specificațiile de proiectare, cu respectarea regulilor de desenare prezentate</li> </ul>   |   |    |
| 5             | Simulare de circuit            | <ul style="list-style-type: none"> <li>Simulare <i>psf</i> (.op)</li> <li>Simulare de c.a. (.ac)</li> <li>Simulare în domeniul timp (.tran)</li> </ul>                 | <ul style="list-style-type: none"> <li>Simulări care să valideze funcționalitatea conceptului în concordanță cu datele de proiectare (MDE-Lab, CE-Lab, CCP-Lab, Mod. Spice, SS-Lab, CIA-Lab)</li> </ul>  |   |    |
|               | Proiectare CAD                 | <ul style="list-style-type: none"> <li>Actualizare structură de interconectare</li> </ul>  | <ul style="list-style-type: none"> <li>Se actualizează structura de interconectare ca umare a modificărilor de circuit apărute în urma simulărilor</li> <li>Rezolvarea problemelor de evacuare de căldură</li> </ul>   |   |    |
| 6             | Simulare de circuit            | <ul style="list-style-type: none"> <li>Simulare cu variația de temperatură</li> <li>Stabilirea circuitului final</li> <li>Alegerea (finală) a componentelor</li> </ul> | <ul style="list-style-type: none"> <li>Determinarea dependenței de temperatură a parametrilor statici și dinamici ai circuitului</li> <li>Ajustarea circuitelor în scopul reducerii dependenței de temperatură a parametrilor statici și dinamici</li> <li>Verificarea funcționării dispozitivelor în anile sigure de funcționare – SOA (sub tensiunile maxime, curenții maximi și puterile maxime admise) – confruntare foaie de catalog (DE, CCP, CEF, CIA)</li> </ul> |   |    |
|               | Proiectare CAD                 | <ul style="list-style-type: none"> <li>Alegerea (finală) a capsulelor pentru componente (consultare foaie de catalog)</li> </ul>                                       | <ul style="list-style-type: none"> <li>Actualizarea și optimizarea layout-ului în funcție de modificările intervenite în proiectarea electrică</li> <li>Repoziționare componente pentru reducerea cuplajului termic între blocuri (DE, IRPSE, CCP, TCAD, TIE)</li> <li>Minimizare trasee</li> <li>Conținutul fișierelor Gerber (TCAD, TIE)</li> </ul>  |   |    |
| 7<br>TAPE-OUT | Validare finală circuit        | <ul style="list-style-type: none"> <li>Verificare proiectare electrică – calcul/simulări electrice finale</li> </ul>   | <ul style="list-style-type: none"> <li>Verificare schemă</li> </ul>  | 5 | 40 |
|               |                                |  | <ul style="list-style-type: none"> <li>Verificare funcționare în CC (<i>psf</i> – curenți, tensiuni, puteri, etc.)</li> </ul>  | 8 |    |
|               |                                |  | <ul style="list-style-type: none"> <li>Verificare funcționare în AC (bandă, stabilitate, etc.)</li> </ul>  | 7 |    |
|               |                                |  | <ul style="list-style-type: none"> <li>Verificare funcționare în domeniul timp – regim tranzitoriu (startare, forme de undă, etc.)</li> </ul>  | 8 |    |
|               |                                |  | <ul style="list-style-type: none"> <li>Verificarea dependenței de temperatură în toate regimurile de funcționare</li> </ul>  | 5 |    |
|               |                                |  | <ul style="list-style-type: none"> <li>Verificare concordanță cu specificațiile de proiectare</li> </ul>   | 7 |    |

|  |                        |  |   |    |    |
|--|------------------------|--|---|----|----|
|  | Validare finală layout | <ul style="list-style-type: none"> <li>• Verificare proiectare structură de interconectare</li> <li>• Generare BOM</li> <li>• Generare fișiere GERBER</li> </ul> | <ul style="list-style-type: none"> <li>• Verificare schemă electronică (se verifică proiectul CAD schematic conform schemei finale rezultate din etapa de simulare. Se verifică: alegerea corectă a componentelor virtuale, conexiunile între componente, marcarea corespunzătoare a net-urilor, etc.)</li> </ul>   | 5  | 20 |
|  |                        |  | <ul style="list-style-type: none"> <li>• Verificare BOM (se verifică alegerea corectă a componentelor în relație cu schema rezultată din etapa de simulare și constrângerile prezente în tema de proiectare)</li> </ul>   | 5  |    |
|  |                        |  | <ul style="list-style-type: none"> <li>• Verificare proiectare layout PCB (se verifică layout-ul CAD al PCB-ului, conform cu schema electronică și tema de proiectare dată. Se urmărește existența următoarelor tipuri de greșeli: dimensiunea plăcii, dimensiuni de gabarit ale componentelor selectate, lățimea traseelor și pad-urilor, spațieri, defecte de trasee și pad-uri, defecte ale măștii de protecție (solder mask), defecte de acoperiri pe pad-uri, marcări, interconectarea din punct de vedere electric a componentelor, tipurile adecvate de capsule. Se verifică generarea corectă a fișierelor Gerber)</li> </ul> | 10 |    |

**Execuția corectă și predarea la termen asigură obținerea punctajului maxim de 60 de puncte. Nerespectarea acestui termen atrage imposibilitatea calificării în etapa de realizare practică a proiectului – în acest caz nota maximă la disciplina Proiect 1 nu poate depăși 6.**

|   |  |  |   |  |
|---|--|--|---|--|
| 8 | <p>Elaborare documentație pentru activitățile din săptămânile 1-7</p> <p>Continuarea activităților din săptămânile 1-7 cu studenții care nu au finalizat Tape-out în săptămâna 7</p>   | <ul style="list-style-type: none"> <li>• Extragere informații din simulatorul de circuit pentru redactare proiect</li> <li>• Operații specifice săptămânilor 1-7</li> <li>• BOM centralizat</li> <li>• Achiziție componente</li> </ul>   | <ul style="list-style-type: none"> <li>• Extragere schemă</li> <li>• Extragere valori tensiuni, curenți, etc.</li> <li>• Extragere forme de undă simulate</li> </ul>  |  |
|   | <p>Elaborare documentație pentru activitățile din săptămânile 1-7</p> <p>Organizare activități de laborator CETTI</p> <p>Continuarea activităților din săptămânile 1-7 cu studenții care nu au finalizat Tape-out în săptămâna 7</p> | <ul style="list-style-type: none"> <li>• Extragere informații din software-ul de layout pentru redactare proiect</li> <li>• Operații specifice săptămânilor 1-7</li> <li>• Programarea studenților pentru accesul în laboratorul CETTI</li> <li>• Panelizarea proiectelor pentru fabricație</li> <li>• Trimiterea în fabricație a proiectelor PCB</li> </ul> | <ul style="list-style-type: none"> <li>• Extragere layout</li> <li>• Organizarea grupelor pentru acces în laborator</li> <li>• Instruire pe aparatura ce va fi utilizată în echiparea și inspecția PCB</li> <li>• Deprinderea operațiilor de echipare și inspecție pe o placă de dimensiuni reduse</li> </ul> |  |



|          |   |   |  |   |    |
|----------|---|---|--|---|----|
| 9        | Elaborare documentație pentru activitățile din săptămânile 1-7<br>Continuarea activităților din săptămânile 1-7 cu studenții care nu au finalizat Tape-out în săptămâna 7   | <ul style="list-style-type: none"> <li>• Extragere informații din simulatorul de circuit pentru redactare proiect</li> <li>• Operații specifice săptămânilor 1-7</li> </ul>   | <ul style="list-style-type: none"> <li>• Extragere schemă</li> <li>• Extragere valori tensiuni, curenți, etc.</li> <li>• Extragere forme de undă simulate</li> </ul>   |   |    |
|          | Elaborare documentație pentru activitățile din săptămânile 1-7<br>Continuarea activităților din săptămânile 1-7 cu studenții care nu au finalizat Tape-out în săptămâna 7<br>Organizare activități de laborator CETTI | <ul style="list-style-type: none"> <li>• Extragere informații din software-ul de layout pentru redactare proiect</li> <li>• Operații specifice săptămânilor 1-7</li> <li>• Programarea studenților pentru accesul în laboratorul CETTI</li> </ul> | <ul style="list-style-type: none"> <li>• Extragere layout</li> <li>• Organizarea grupelor de acces în laborator</li> <li>• Instruire pe aparatura ce va fi utilizată în echiparea și inspecția PCB</li> <li>• Deprinderea operațiilor de echipare și inspecție pe o placă de dimensiuni reduse</li> </ul>  |   |    |
| 10       | Elaborare documentație pentru activitățile din săptămânile 1-7<br>Continuarea activităților din săptămânile 1-7 cu studenții care nu au finalizat Tape-out în săptămâna 7   | <ul style="list-style-type: none"> <li>• Operații specifice săptămânilor 1-7</li> </ul>   | <ul style="list-style-type: none"> <li>• Proiectare/simulare de circuit cu studenții care nu au finalizat Tape-out în săptămâna 7</li> </ul>   |   |    |
|          | Elaborare documentație pentru activitățile din săptămânile 1-7<br>Continuarea activităților din săptămânile 1-7 cu studenții care nu au finalizat Tape-out în săptămâna 7<br>Organizare activități de laborator CETTI | <ul style="list-style-type: none"> <li>• Operații specifice săptămânilor 1-7</li> <li>• Programarea studenților în vederea accesului în laboratorul CETTI pentru echiparea PCB</li> </ul>   | <ul style="list-style-type: none"> <li>• Organizarea grupelor de acces în laborator pentru echiparea PCB</li> <li>• Instruire pe aparatura ce va fi utilizată în echiparea și inspecția PCB</li> <li>• Distribuirea componentelor electronice pe carusel</li> </ul>  |   |    |
| 11 și 12 | Testarea electrică a modului proiectat<br>Continuarea activităților din săptămânile 1-7 cu studenții care nu au finalizat Tape-out în săptămâna 7   | <ul style="list-style-type: none"> <li>• Testare</li> <li>• Depanare</li> <li>• Extragere parametri circuit</li> <li>• Operații specifice săptămânilor 1-7</li> </ul>   | <ul style="list-style-type: none"> <li>• Se conectează adevărat montajul la aparatele de măsură</li> </ul>   | 2 | 13 |
|          |   |   | <ul style="list-style-type: none"> <li>• Măsurare tensiuni, curenți, etc.</li> </ul>   | 2 |    |
|          |   |   | <ul style="list-style-type: none"> <li>• Extragere forme de undă</li> </ul>  | 2 |    |
|          |   |   | <ul style="list-style-type: none"> <li>• Verificarea/determinarea experimentală a parametrilor statici și dinamici ai circuitului stabiliți prin tema de proiect</li> </ul>  | 4 |    |
|          |   |   | <ul style="list-style-type: none"> <li>• Se constată eventuale defecte în funcționare</li> <li>• Se verifică identificarea de către student a funcționării anormale a modului electronic și a remedierii defectelor apărute precum: lipitură rece, deranjată, fracturată, proiecții de aliaj, ne-udare și de-udare cu aliaj la pini, pin nelipit total, scurtcircuit între pini</li> </ul> | 3 |    |

|                                       |   |   |   |   |                       |
|---------------------------------------|---|---|---|---|-----------------------|
|                                       | <b>Echipare și testare PCB</b><br>Continuarea activităților din săptămânile 1-7 cu studenții care nu au finalizat Tape-out în săptămâna 7 | <ul style="list-style-type: none"> <li>• Accesul în laboratorul CETTI pentru echiparea PCB a studenților calificați în etapa de fabricație</li> <li>• Operații specifice săptămânilor 1-7</li> </ul>                          | <ul style="list-style-type: none"> <li>• Depunere pastă de lipit pe PCB (se verifică depunerea corectă a pastei pe cablajul imprimat, inspecția acesteia și corectarea după caz a defectelor sesizate - dezaliniere între layer-e).</li> </ul>  | 2 | 12                    |
|                                       |   |   | <ul style="list-style-type: none"> <li>• Plantare componente electronice (se verifică plasarea corectă a componentelor conform schemei electrice și a layout-ului PCB)</li> <li>• Inspecție optică și depanare asamblare PCB</li> <li>• Se verifică dacă studentul constată defecte apărute în timpul operațiunii de plantare componente și a procesului de contactare, identificarea cauzelor apariției defectelor</li> <li>• Se verifică dacă studentul remediază adecvat defectele identificate în pasul anterior precum: componente pe poziții greșite, distanțe de izolare afectate, tombstoning, componentă înclinată, componentă nealiniată, componentă polarizată pusă invers, lipitură rece, deranjată, fracturată, proiecții de aliaj, ne-udare și de-udare cu aliaj la pini, pin nelipit total, scurtcircuit între pini</li> </ul> | 3 |                       |
| <b>13 și 14<br/>NOTARE<br/>FINALĂ</b> | <b>Prezentare finală</b>  | <ul style="list-style-type: none"> <li>• Prezentare orală – pentru studenții calificați în etapa de fabricație</li> <li>• Verificare calcule și simulări cu studenții care nu au finalizat Tape-out în săptămâna 7</li> </ul> | <ul style="list-style-type: none"> <li>• Se verifică conținutul proiectului în varianta tipărită și electronică</li> </ul>  | 3 | 15                    |
|                                       |   |   | <ul style="list-style-type: none"> <li>• Se evaluează prezentarea orală a proiectului: cursivitate, corectitudinea informațiilor și a explicațiilor oferite, gradul de înțelegere a temei alese și a diferiților pași urmași în realizarea proiectului, etc.</li> </ul>   | 5 |                       |
|                                       |   |   | <ul style="list-style-type: none"> <li>• Elaborarea unei foi de catalog a circuitului proiectat (pentru potențiali utilizatori)</li> </ul>  | 2 |                       |
|                                       |   |   | <ul style="list-style-type: none"> <li>• Se verifică dacă studentul înțelege întrebările primite și se evaluează răspunsurile date de acesta</li> </ul>   | 5 |                       |
|                                       | <b>Prezentare finală</b>  | Activități similare și simultane cu CD-DCAE   |   |   | <b>TOTAL 100 pct.</b> |

# Diagrama Gantt

## Tape-out



| Săptămâna  | 1 | 2 | 3 | 4 | 5 | 6 | 7 | 8 | 9 | 10 | 11 | 12 | V1 | V 2 | 13 | 14 |
|--|---|---|---|---|---|---|---|---|---|----|----|----|----|-----|----|----|
| Prezentarea temelor                              |   |   |   |   |   |   |   |   |   |    |    |    |    |     |    |    |
| Calculul analitic si simulările pe schema aleasă |   |   |   |   |   |   |   |   |   |    |    |    |    |     |    |    |
| <i>Layout</i><br>Predarea fișierelor Gerber      |   |   |   |   |   |   |   |   |   |    |    |    |    |     |    |    |
| Lista de componente (Bill of Materials – BOM)    |   |   |   |   |   |   |   |   |   |    |    |    |    |     |    |    |
| Fabricație/Achiziție componente                  |   |   |   |   |   |   |   |   |   |    |    |    |    |     |    |    |
| Exersarea lipirii componentelor de către student |   |   |   |   |   |   |   |   |   |    |    |    |    |     |    |    |
| Plasare componente+testare                       |   |   |   |   |   |   |   |   |   |    |    |    |    |     |    |    |
| Pregătire documentație                           |   |   |   |   |   |   |   |   |   |    |    |    |    |     |    |    |
| Prezentare proiecte                              |   |   |   |   |   |   |   |   |   |    |    |    |    |     |    |    |



# Tema proiect



## Cerințe proiectare electrică:

- Datele specifice (electrice) fiecărei teme de proiectare
- Teme legate de amplificatoare cu mai multe etaje cu/fără reacție negativă, stabilizatoare, oscilatoare, etc.
- Parametri semnal intrare/ieșire
- Tensiuni de alimentare, etc.

## Cerințe implementare la nivel de structură de interconectare (PCB):

- Dimensiunile PCB: **40mm x 40mm**
- Material **FR 4, dublu strat/** 35um grosimea foliei de cupru grosimea placatului 1,6mm
- Componente pasive SMD din seria **0805**
- Se pot folosi **numai** tranzistoare **bipolare, TEC-J și TEC-MOS în capsule SMD** (de ex. SOT 23)
- Puncte de test: circulare, maxim 5 – justificate de planul de testare
- Structura de interconectare poate să conțină rezistor de 0Ω destinate evitării eventualelor intersecții între trasee seria 1206
- Placa va fi prevăzută cu elemente de identificare a proiectantului
- **Originea (punctul de coordonate (0, 0)) va fi plasată în colțul din stânga-jos al plăcii de cablaj imprimat, astfel toate elementele proiectului vor avea coordonate pozitive**



## Termene

**În săptămâna a VII-a** vor fi predate:

- Calculul analitic și simulările pe schema aleasă
- Fișiere Gerber pentru layout (standard 274x) și fișierul Excellon
- Fișierul ce conține componentele necesare realizării modulului (BOM).

Până la **sfârșitul săptămânii a XIV-a** vor fi predate:

- Circuitul realizat în tehnologie SMT
- Proiectul în variantă finală: variantă tipărită și variantă electronică
  - Schema bloc a circuitului
  - Schema electrică de detaliu și calculele de dimensionare
  - Simulările PSPICE
  - Layout PCB (structura de interconectare, desenul de inscripționare, desenul de echipare, cu componente)
  - Imaginea (top/bottom) a modulului realizat
  - Rezultate experimentale/măsurători
  - Un scurt manual de utilizare a circuitului proiectat de către potențiali beneficiari, foaie de catalog
- Prezentare PowerPoint



# Documentația necesară predării pentru fabricație - Conținut folder CAD -



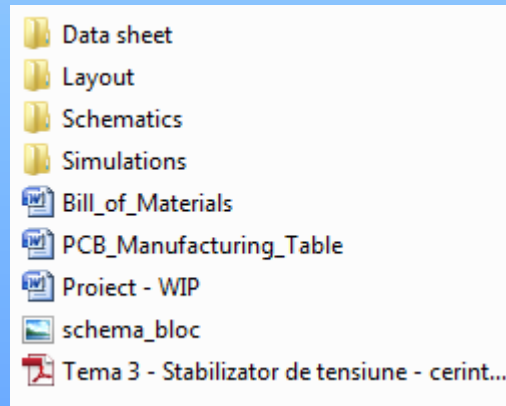
## Termen - săptămâna a VII-a

În săptămâna a VII-a vor fi predate:

- Calculul analitic și simulările pe schema aleasă
- Fișiere Gerber pentru layout (standard 274x) și fișierul Excellon
- Fișierul ce conține componentele necesare realizării modulului.

Proiect1\_2014\_Grupa\_Nume\_Prenume\_Titlu\_tema\_N\_Simulatoare

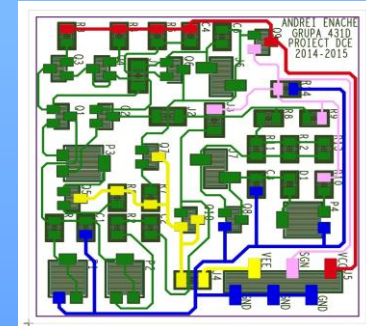
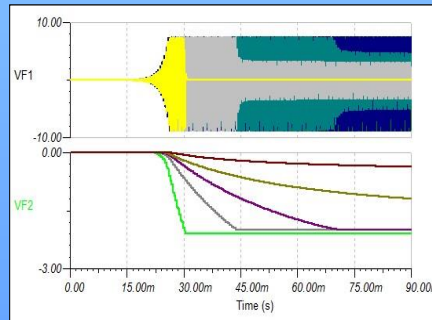
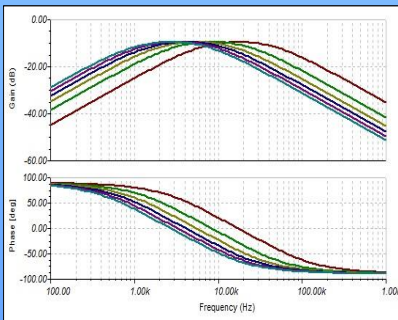
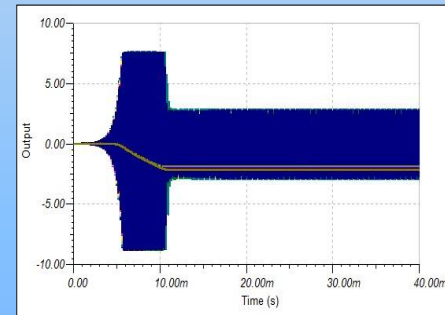
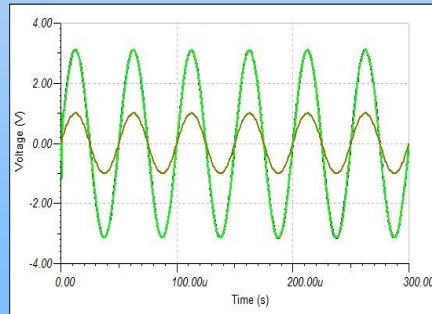
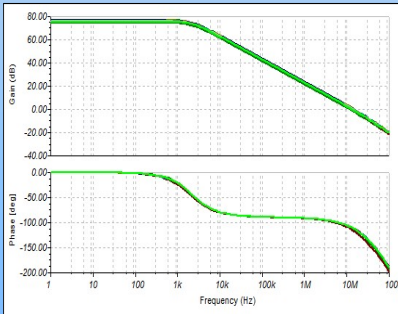
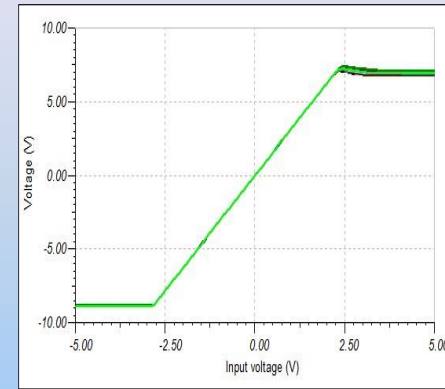
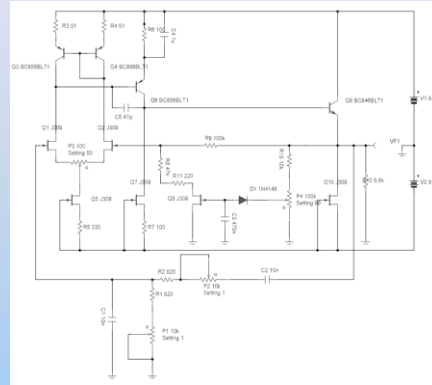
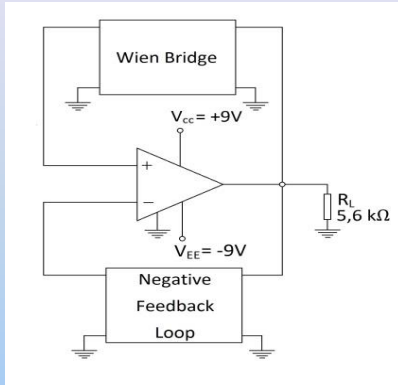
Exemplu: Proiect1\_2014\_431A\_Marin\_Popescu\_Stabilizator\_N2\_Tina\_Proteus



## Structură folder CAD

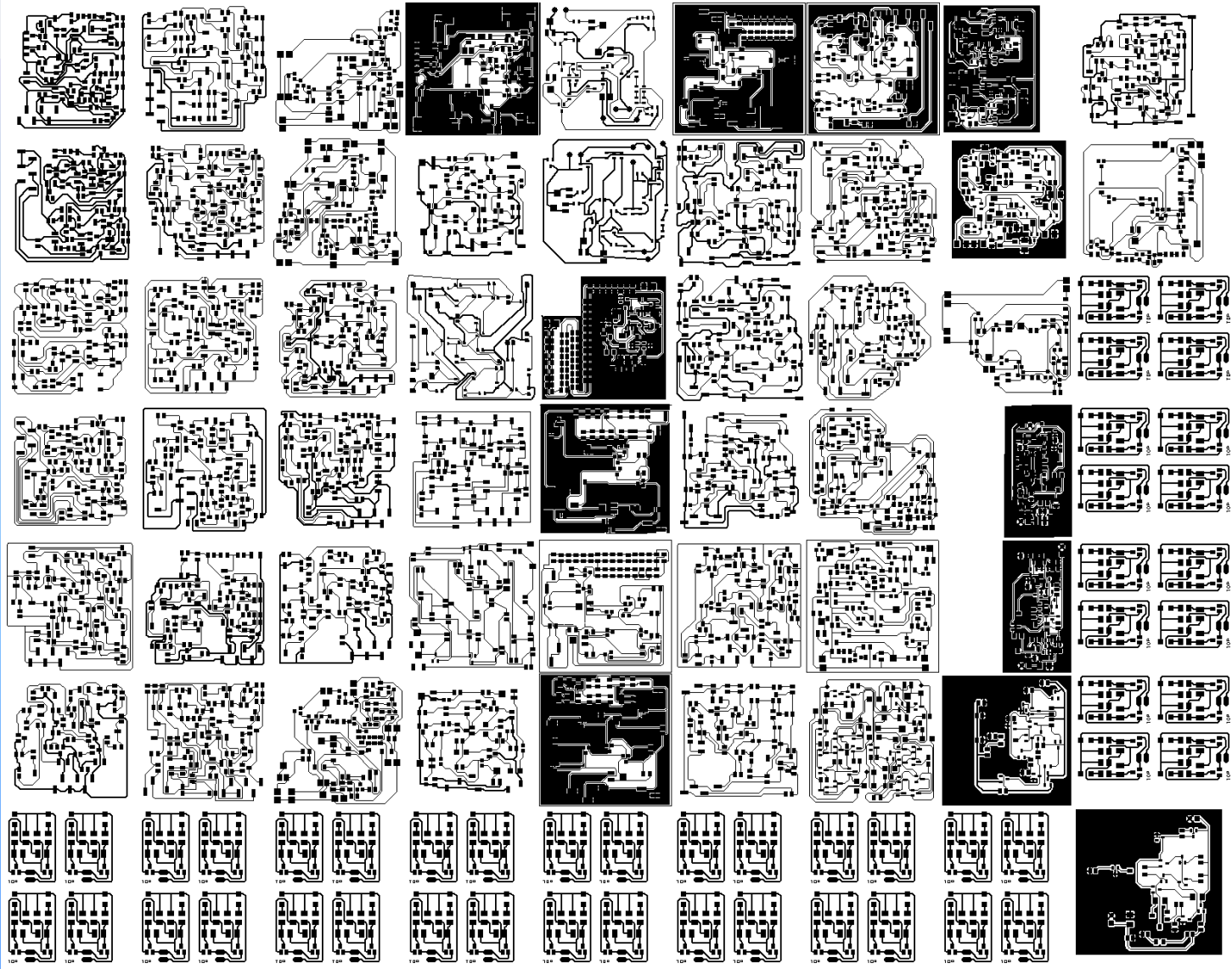


# Documentația necesară predării pentru fabricație - Conținut folder CAD -





# Panelizare PCB – CETTI



# Panelizare PCB – CETTI



Sablon\_1 (Stencil\_1)



Sablon\_2 (Stencil\_2)

## Bill Of Materials (BOM)

|    |     |                        |                 |                |
|----|-----|------------------------|-----------------|----------------|
| 11 | 47  | <a href="#">(LINK)</a> | SMD0805-47R-1%  | 0805S8F470JT5E |
| 12 | 51  | <a href="#">(LINK)</a> | SMD0805-51R-1%  | 0805S8F510JT5E |
| 13 | 56  | <a href="#">(LINK)</a> | SMD0805-56R-1%  | 0805S8F560JT5E |
| 14 | 68  | <a href="#">(LINK)</a> | SMD0805-68R-1%  | 0805S8F680JT5E |
| 15 | 82  | <a href="#">(LINK)</a> | SMD0805-82R-1%  | 0805S8F820JT5E |
| 16 | 100 | <a href="#">(LINK)</a> | SMD0805-100R-1% | 0805S8F1000T5E |

|          |    |     |            | ±1%, 0.125W                                 |
|----------|----|-----|------------|---|
| rezistor | 7  | 100 | <b>100</b> | Rezistor SMD, chip, 0805, 47Ω, ±1%, 0.125W  |
| rezistor | 5  | 100 | <b>100</b> | Rezistor SMD, chip, 0805, 51Ω, ±1%, 0.125W  |
| rezistor | 12 | 100 | <b>100</b> | Rezistor SMD, chip, 0805, 56Ω, ±1%, 0.125W  |
| rezistor | 10 | 100 | <b>100</b> | Rezistor SMD, chip, 0805, 68Ω, ±1%, 0.125W  |
| rezistor | 3  | 100 | <b>100</b> | Rezistor SMD, chip, 0805, 82Ω, ±1%, 0.125W  |
| rezistor | 36 | 100 | <b>100</b> | Rezistor SMD, chip, 0805, 100Ω, ±1%, 0.125W |



# Pre-BOM

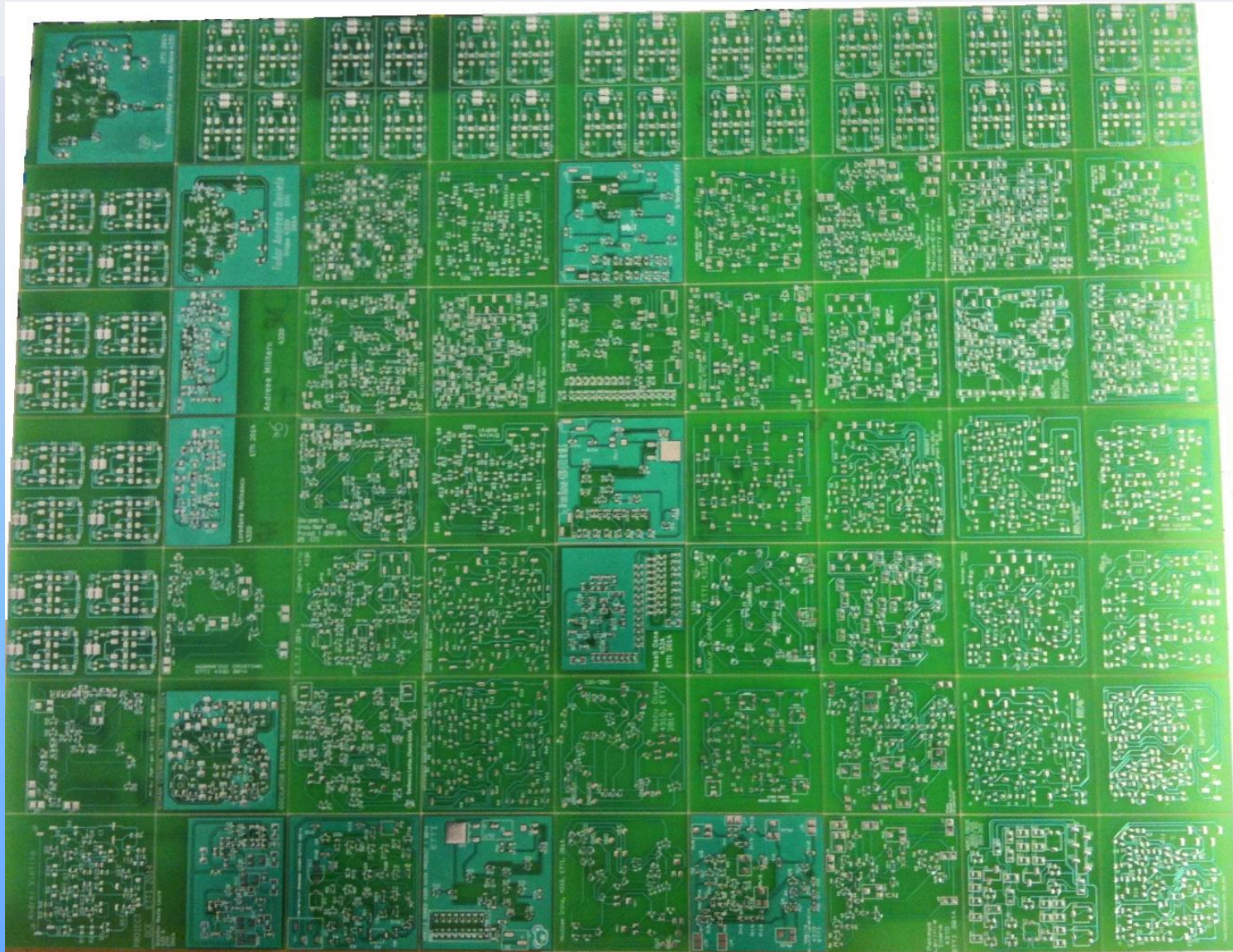
| Anexa 1 - Grupa 431A -Tema 6 - Generator de semnal dreptunghiular |       |                        |                |                 |             |          |         |         |         |  |              |  |                                |
|---|-------|------------------------|----------------|-----------------|-------------|----------|---------|---------|---------|--|--------------|--|--------------------------------|
| Nr. Crt.  | Nume  | Catalog                | Cod distrib    | Nume prod       | Prod        | Clasă    | Qty fix | Qty min | Qty fin | Descriere  | Distribuitor | Pret (fara TVA) referinta/buc. TME România | Pret total pe reper (fara TVA) |
| 1   | 0 ohm | <a href="#">(LINK)</a> | 1206S4J0000T5E | 1206S4J0000T5E  | SR PASSIVES | rezistor | 100     |         | 27      | Rezistor: thick film; SMD; 1206; 0Ω; 0,25W; ±5%; -55÷125°C | TME România  | 0.03041                                    | 3.041                          |
| 2   | 0.47  | <a href="#">(LINK)</a> | SMD0805-0R47   | 0805S8J047KT5E  | ROYAL OHM   | rezistor | 20      |         | 0       | Rezistor SMD, chip, 0805, 0.47Ω, ±5%, 0.125W               | TME România  | 0.04719                                    | 0.9438                         |
| 3   | 1     | <a href="#">(LINK)</a> | SMD0805-1R-1%  | 0805S8F100KT5E  | ROYAL OHM   | rezistor | 20      |         | 0       | Rezistor SMD, chip, 0805, 1Ω, ±1%, 0.125W                  | TME România  | 0.0367                                     | 0.734                          |
| 4   | 4.7   | <a href="#">(LINK)</a> | SMD0805-4R7-1% | 0805WAF 4R7 T5E | ROYAL OHM   | rezistor | 10      |         | 2       | Rezistor SMD, chip, 0805, 4.7Ω, ±1%, 0.125W                | TME România  | 0.0367                                     | 0.367                          |
| 5   | 10    | <a href="#">(LINK)</a> | SMD0805-10R-1% | 0805S8F100JT5E  | ROYAL OHM   | rezistor | 10      |         | 0       | Rezistor SMD, chip, 0805, 10Ω, ±1%, 0.125W                 | TME România  | 0.03041                                    | 0.3041                         |

# BOM

| Anexa 1 - BOM total - Seriiile A, D, G |       |                        |                |                 |             |          |         |           |         |  |              |  |  |  |
|--|-------|------------------------|----------------|-----------------|-------------|----------|---------|-----------|---------|--|--------------|--|--|--|
| Nr. Crt.                               | Nume  | Catalog                | Cod distrib    | Nume prod       | Prod        | Clasă    | Qty fix | Qty final | Qty min | Descriere  | Distribuitor | Pret (fara TVA) referinta/buc. TME România | Pret total pe reper (fara TVA) - necesar cerut de studenti | Pret total pe reper final (fara TVA) - necesar cerut de studenti |
| 1                                      | 0 ohm | <a href="#">(LINK)</a> | 1206S4J0000T5E | 1206S4J0000T5E  | SR PASSIVES | rezistor | 700     | 700       | 478     | Rezistor: thick film; SMD; 1206; 0Ω; 0,25W; ±5%; -55÷125°C | TME România  | 0.03041                                    | 21.287   | 14.53598   |
| 2                                      | 0.47  | <a href="#">(LINK)</a> | SMD0805-0R47   | 0805S8J047KT5E  | ROYAL OHM   | rezistor | 150     | 100       | 9       | Rezistor SMD, chip, 0805, 0.47Ω, ±5%, 0.125W               | TME România  | 0.04719                                    | 7.0785   | 0.42471  |
| 3                                      | 1     | <a href="#">(LINK)</a> | SMD0805-1R-1%  | 0805S8F100KT5E  | ROYAL OHM   | rezistor | 150     | 200       | 29      | Rezistor SMD, chip, 0805, 1Ω, ±1%, 0.125W                  | TME România  | 0.0367                                     | 5.505  | 1.0643   |
| 4                                      | 4.7   | <a href="#">(LINK)</a> | SMD0805-4R7-1% | 0805WAF 4R7 T5E | ROYAL OHM   | rezistor | 70      | 200       | 16      | Rezistor SMD, chip, 0805, 4.7Ω, ±1%, 0.125W                | TME România  | 0.0367                                     | 2.569  | 0.5872   |
| 5                                      | 10    | <a href="#">(LINK)</a> | SMD0805-10R-1% | 0805S8F100JT5E  | ROYAL OHM   | rezistor | 70      | 100       | 30      | Rezistor SMD, chip, 0805, 10Ω, ±1%, 0.125W                 | TME România  | 0.03041                                    | 2.1287   | 0.9123   |



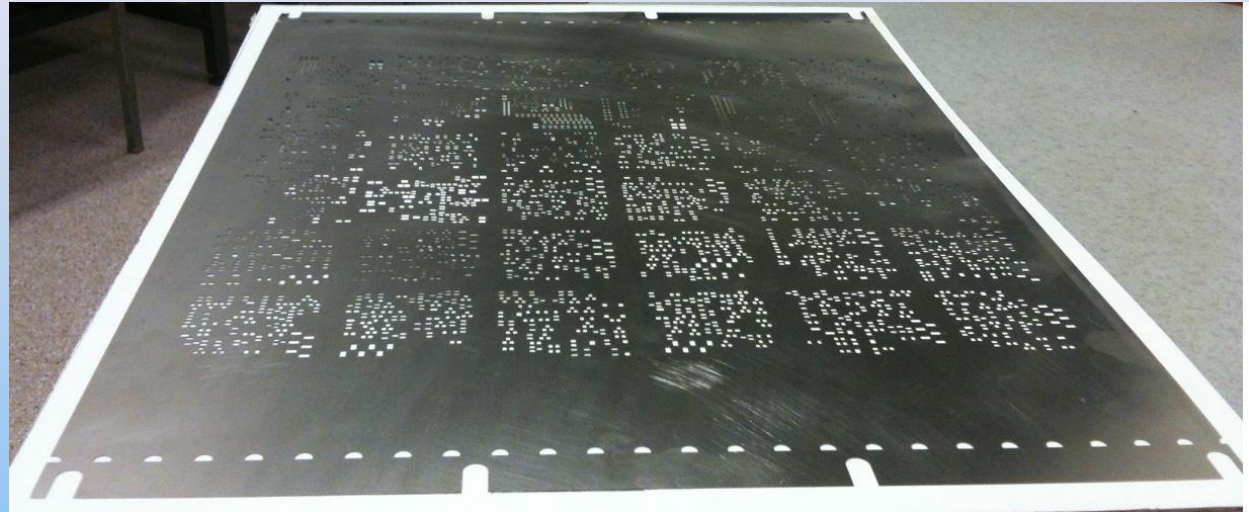
# PCB fabricat – CETTI



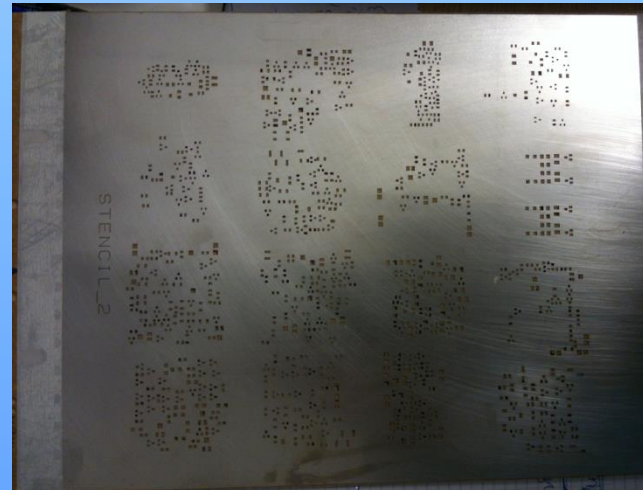


# Stencil fabricat – CETTI

Stencil\_1



Stencil\_2





# Procesul de asamblare

## Organizare echipare module – CETTI

- Două mașini pick and place



Pick and place - 1

Pick and place - 2



# Organizare echipare module – CETTI



## Laborator CETTI

### Grupe – Programare echipare PCB, Proiect 1 - Seriile A si D - Stencil 1

| Data              | Subgrupa  | Nume/Prenume                 | Grupa | Tema | Carusel |
|-------------------|---|------------------------------|-------|------|---------|
| Marti, 06.01.2015 | S1<br>Orele: 9 <sup>00</sup> -11 <sup>00</sup>  | 1. Dumitrica Vlad            | 432A  | SERP | C1      |
|                   |   | 2. Arion Razvan              | 432A  | SERP | C1      |
|                   |   | 3. Iutu Tiberiu Mihai        | 432A  | SERP | C1      |
|                   |   | 4. Dragan Anca-Mihaela       | 432D  | AAF  | C2      |
|                   |   | 5. Cristescu Gabriel Catalin | 432D  | AAF  | C2      |
|                   | S2<br>Orele: 11 <sup>00</sup> -13 <sup>00</sup> | 1. Cristescu Mihai           | 432D  | AAF  | C2      |
|                   |   | 2. Dinica Mihai              | 432D  | AAF  | C2      |
|                   |   | 3. Nedelcu Alina             | 432D  | AAF  | C2      |
|                   |   | 4. Vasile Rares              | 432A  | SERP | C1      |
|                   |   | 5. Panait Oana               | 432A  | SERP | C1      |

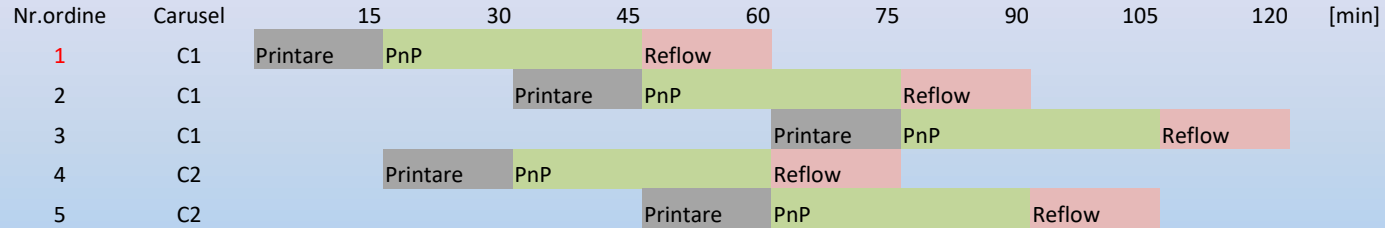
|         |             |  |      | PnP I (SMFL 3000) | 432A - Stabilizator de tensiune cu ERP | PnP II (FP600) | 432D - Amplif. de tensiune jf | PnP I (SMFL 3000) | 431A - Generator semnal dreptunghiular | Ambele PnP | 431D - Oscilator RC cu retea Wien |
|---------|-------------|--|------|-------------------|--|----------------|-------------------------------|-------------------|--|------------|-----------------------------------|
|         |             |  |      | CASETA            | SERP                                   | CASETA         | AAF                           | CASETA            | GSD                                    | CASETA     | OW                                |
| Valoare | Cod distrib | Descriere  | Nume | Qty fin           | Qty fin                                | Qty fin        | Qty fin                       | Qty fin           | Qty fin                                | Qty fin    | Qty fin                           |
| 1       | 0 ohm       | 1206S4J0000T5E<br>Rezistor: thick film; SMD; 1206; 00; 0.25W; ±5%; -55-125°C | R... | 1a                | 6                                      | 1a             | 82                            | 1a                | 27                                     | 1a,1b      | 227                               |
| 2       | 0.47        | SMD0805-0R47<br>Rezistor SMD, chip, 0805, 0.47Ω, ±5%, 0.125W                 |      | 0                 | 1b                                     | 1              |                               | 0                 | 0                                      | 2a         | 4                                 |
| 3       | 1           | SMD0805-1R-1%<br>Rezistor SMD, chip, 0805, 1Ω, ±1%, 0.125W                   |      | 2a                | 5                                      | 2a             | 10                            |                   | 0                                      | 2b         | 7                                 |
| 4       | 4.7         | SMD0805-4R7-1%<br>Rezistor SMD, chip, 0805, 4.7Ω, ±1%, 0.125W                |      | 2b                | 4                                      | 2b             | 4                             | 2b                | 2                                      | 3a         | 6                                 |
| 5       | 10          | SMD0805-10R-1%<br>Rezistor SMD, chip, 0805, 10Ω, ±1%, 0.125W                 |      | 3a                | 5                                      | 3a             | 5                             |                   | 0                                      | 3b         | 12                                |
| 6       | 22          | SMD0805-22R-1%<br>Rezistor SMD, chip, 0805, 22Ω, ±1%, 0.125W                 |      | 3b                | 3                                      | 3b             | 3                             |                   | 0                                      |            | 0                                 |
| 7       | 33          | SMD0805-33R-1%<br>Rezistor SMD, chip, 0805, 33Ω, ±1%, 0.125W                 |      | 0                 | 4a                                     | 7              |                               |                   | 0                                      | 4a         | 8                                 |
| 8       | 51          | SMD0805-51R-1%<br>Rezistor SMD, chip, 0805, 51Ω, ±1%, 0.125W                 |      | 4b                | 10                                     | 4b             | 8                             | 3a                | 9                                      | 4b         | 14                                |
| 9       | 68          | SMD0805-68R-1%<br>Rezistor SMD, chip, 0805, 68Ω, ±1%, 0.125W                 |      | 5a                | 7                                      | 5a             | 5                             |                   | 0                                      | 5a         | 4                                 |
| 10      | 82          | SMD0805-82R-1%<br>Rezistor SMD, chip, 0805, 82Ω, ±1%, 0.125W                 |      | 5b                | 16                                     | 5b             | 4                             |                   | 0                                      | 5b         | 3                                 |



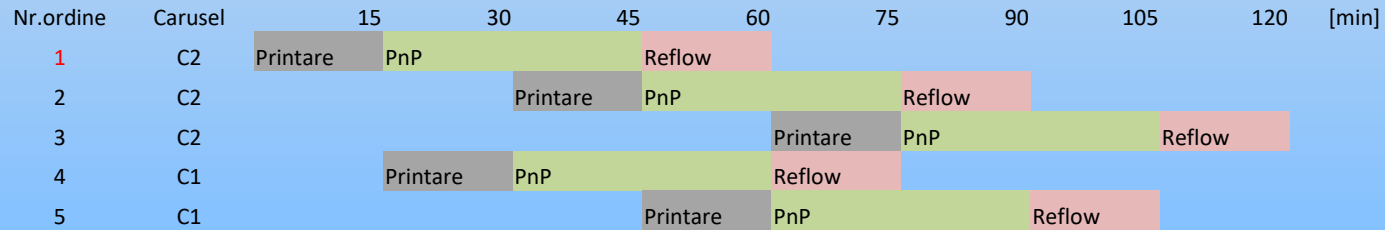
# Organizare echipare module – CETTI



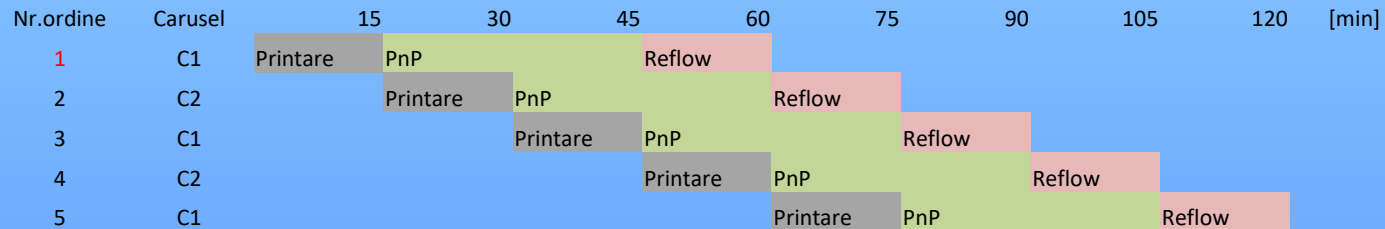
## Subgrupa S1 (06.01.2015, 9.00-11.00)



## Subgrupa S2 (06.01.2015, 11.00-13.00)



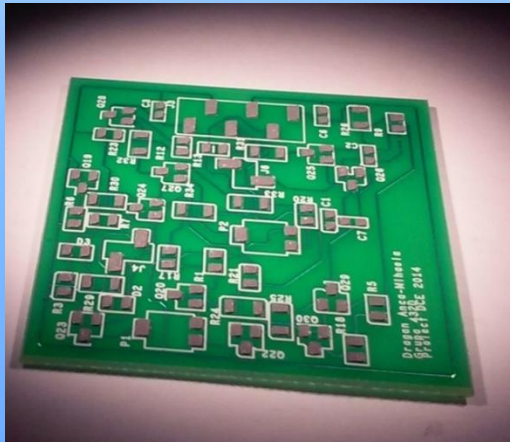
## Subgrupa S3 (07.01.2015, 9.00-11.00)







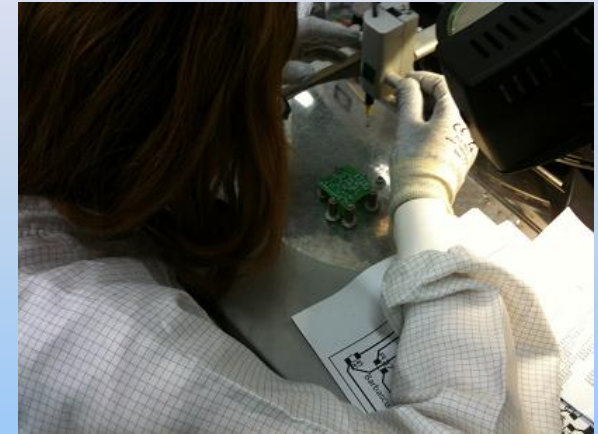
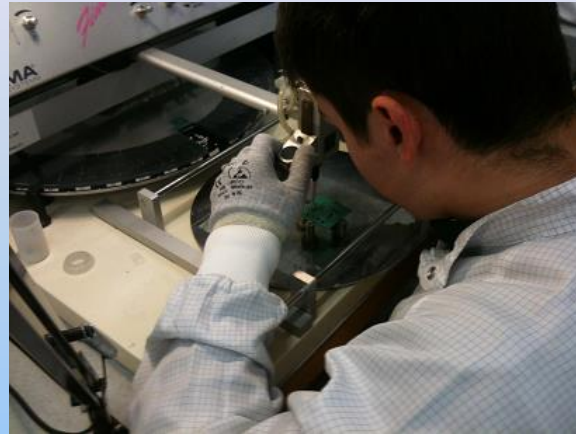
# Echipare PCB – CETTI







# Echipare PCB – CETTI



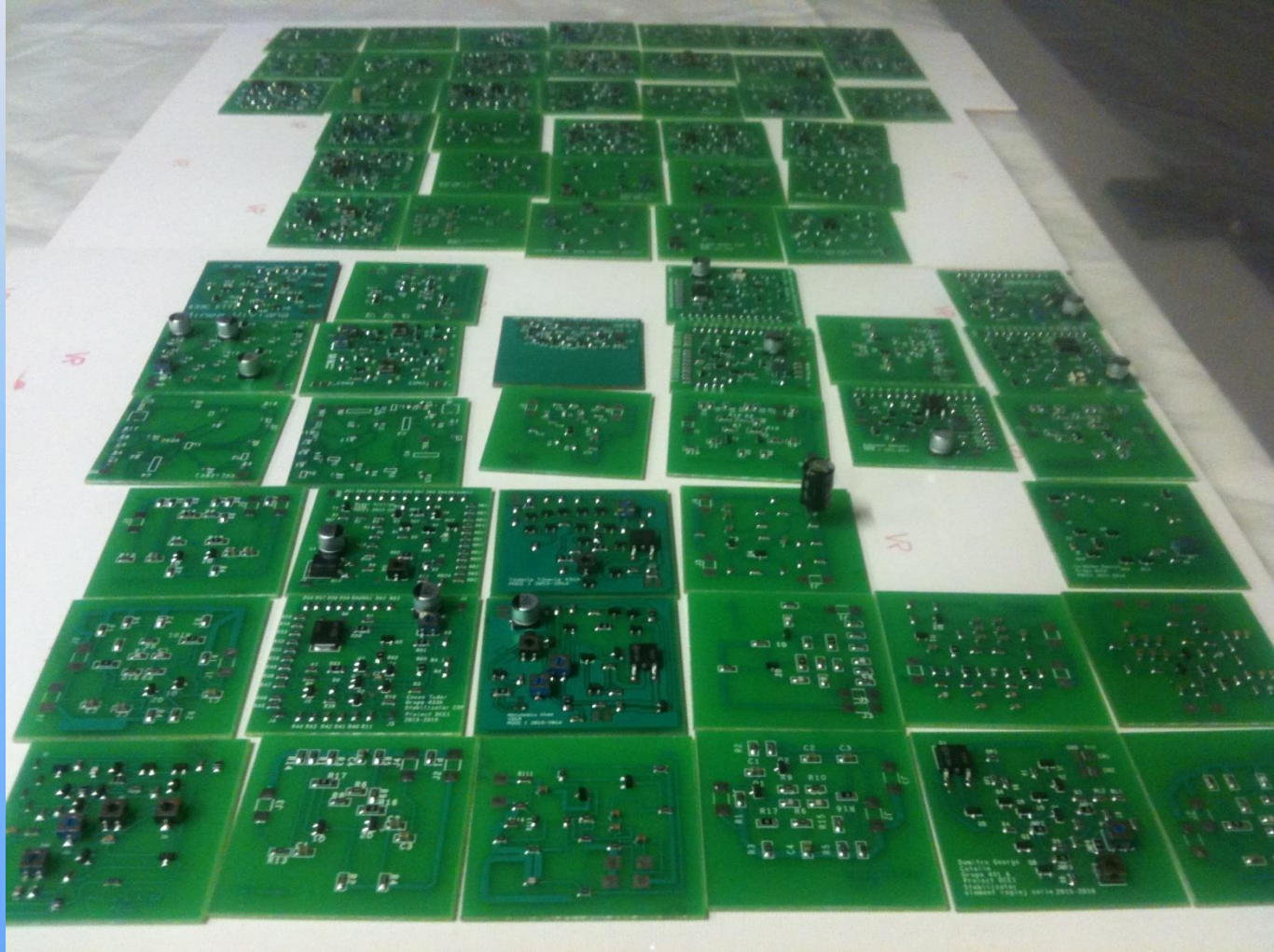


# Echipare PCB – CETTI



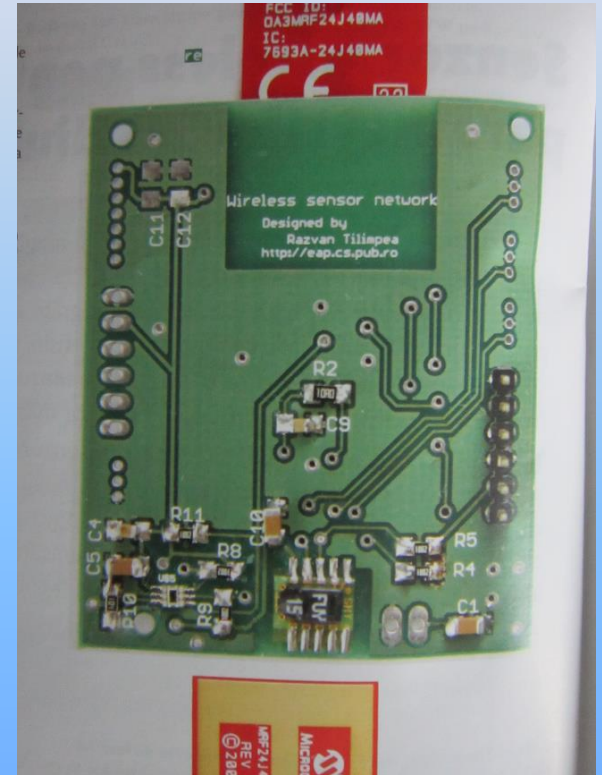
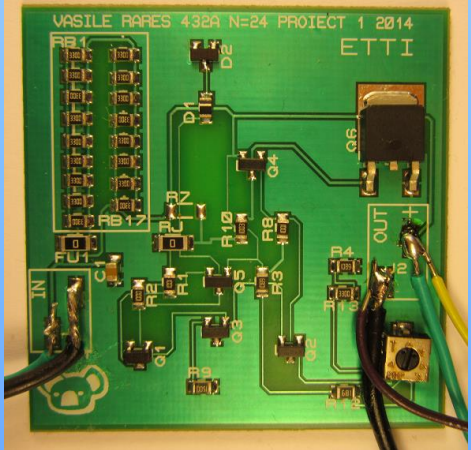
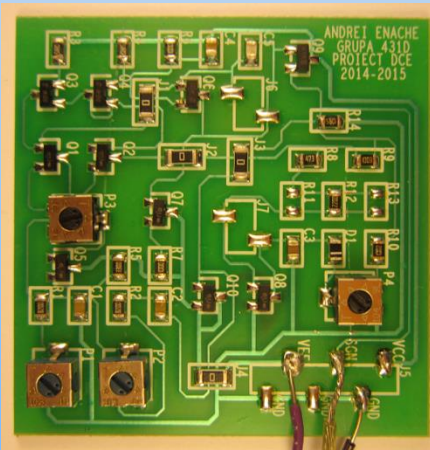
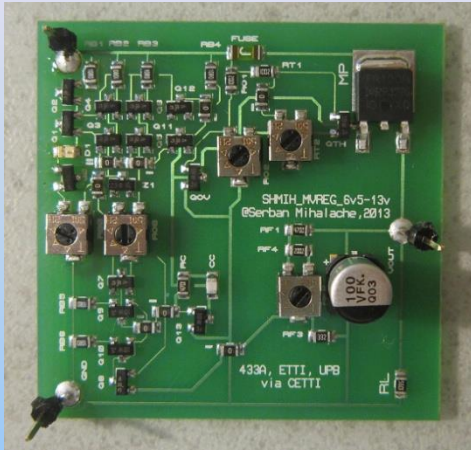


# Echipare PCB – CETTI





# Standard industrial



Module realizate în cadrul Proiectului\_1-DCE

Modul realizat în industrie



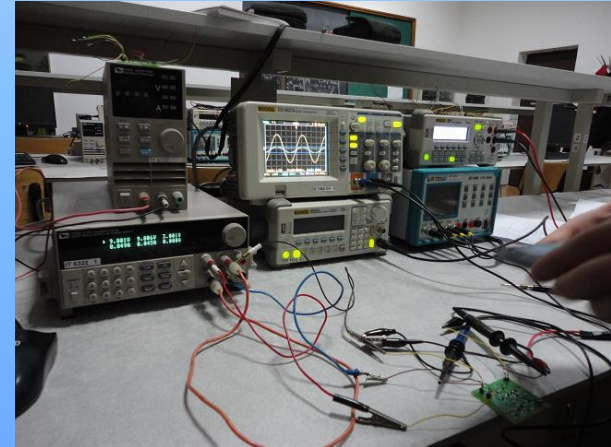
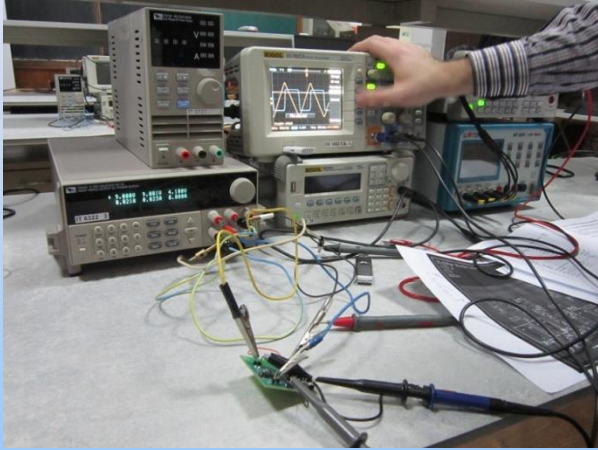


# Procesul testare și depanare





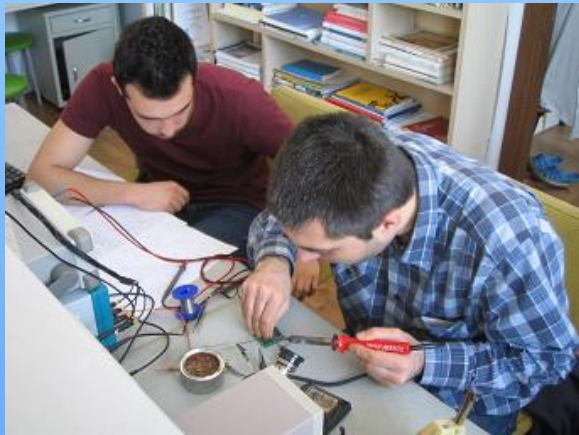
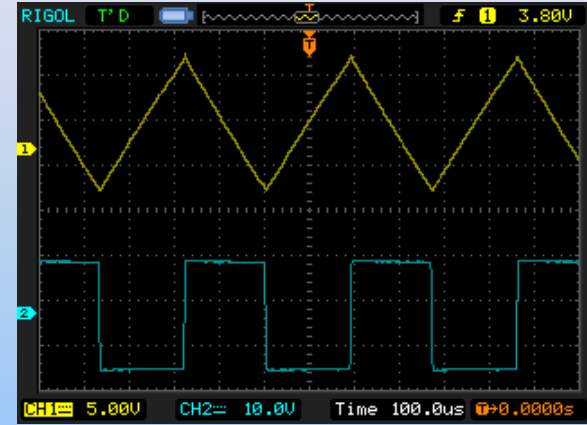
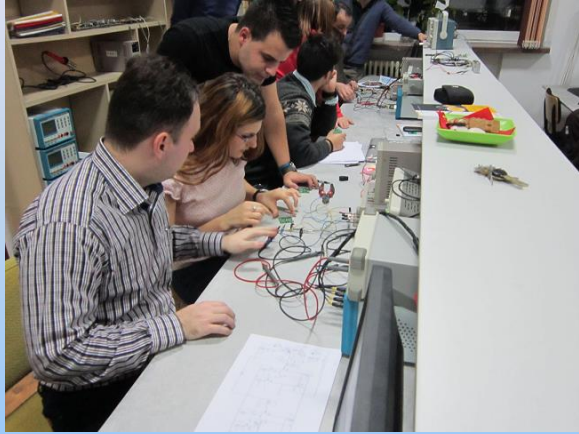
# Testare PCB – CETTI







# Testare PCB – CETTI







## Evaluare finală



- Predare documentație conform cerințelor primite în tema de proiect
- Prezentare de 15 minute
- Comparația între cerințele primite în tema proiectului, rezultatele simulărilor și rezultatele experimentale

| Cerințe impuse           | Rezultate simulări                                   | Rezultate măsurători                                  |
|--------------------------|--|---|
| -                        | $V_{CC}=9\text{ V}, V_{EE}=-9\text{ V}$              | $V_{CC}=6\text{ V}, V_{EE}=-6\text{ V}$               |
| -                        | $I_{CC}=I_{EE}=34,21\text{ mA}$                      | $I_{CC}=I_{EE}=30\text{ mA}$                          |
| $R_L= 6\text{ k}\Omega$  | $R_L= 5,6\text{ k}\Omega$                            | $R_L= 5,6\text{ k}\Omega$                             |
| $f_{\min}=3\text{ kHz}$  | $f_{\min}=1,45\text{ kHz}$                           | $f_{\min}=1,58\text{ kHz}$                            |
| $f_{\max}=18\text{ kHz}$ | $f_{\max}=17,8\text{ kHz}$                           | $f_{\max}=20,4\text{ kHz}$                            |
| $A= 2,22\text{ V}$       | $A_{\max}= 6,37\text{ V}$<br>$A_{\min}=2,2\text{ V}$ | $A_{\max}= 4,56\text{ V}$<br>$A_{\min}=1,26\text{ V}$ |

- Problematizare, justificare diferențe apărute între cerințe și rezultatele obținute
- Dialog susținut între student și asistența alcătuită din cadre didactice și studenți



# Certificare IPC



- Fișă de urmărire
- Verificare concept proiectare pentru fabricație și asamblare
- Criterii stabilite în concordanță cu standardele IPC
- Certificat prin care se recunoaște deținerea de cunoștințe referitoare la standardele IPC

## ASOCIAȚIA PENTRU PROMOVAREA TEHNOLOGIEI ELECTRONICE

Spl. Independenței 313  
Sector 6, cod 060042,  
București, România



Tel.: +40 21 3169633  
Fax: +40 21 3189634  
Cod fiscal 15242401

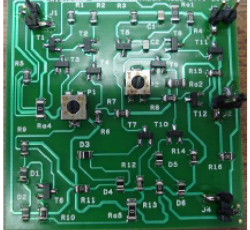
Proiect: .....

Număr de module:

Beneficiar: Student .....

Data:

### Fișă de urmărire realizare proiect

| Nr. Crt. | Operație   | Referință, standarde IPC   | Observații - Neconformități - Acțiuni | Rezultat final |
|----------|--|--|---------------------------------------|----------------|
| 1        | Verificare PCB   | IPC 2221A; IPC 2222; IPC 7351A   |                                       |                |
| 2        | Verificare calitate PCB  | IPC-A-600, Nota 1  |                                       |                |
| 3        | Verificare BOM   | Concordanța componentelor furnizate cu cele care trebuie asamblate conform documentației |                                       |                |
| 4        | Depunere pastă și plantare componente  | IPC J-STD-001, Nota 2  |                                       |                |
| 5        | Verificare plantare componente   | IPC-A-610, Nota 3  |                                       |                |
| 6        | Depanare plantare componente   | IPC-7711/7721, Note 2, 3   |                                       |                |
| 7        | Depanare modul asamblat  | IPC-7711/7721; Nota 3  |                                       |                |
| 8        |  |  |                                       |                |

Nota 1: Se verifică PCB, conform cu proiectul, pentru următoarele tipuri de defecte observabile din exterior: dimensiuni de gabarit, lășimea traseelor și padurilor, defecte ale măștii de protecție (solder mask), defecte de acoperiri pe paduri, marcări.

Nota 2: Se calculează DPMO (Defects per Million Opportunities), conform cu IPC-9261, pentru: componente pe poziții greșite, distanțe de izolare afectate, tomstoning, componentă înclinată, componentă nealinată, componentă polarizată pusă invers.

Nota 3: Se calculează DPMO (Defects per Million Opportunities), conform cu IPC-9261, pentru: lipitură rece, deranjată, fracturată, proiecții de aliaj, ne-udare și de-udare cu aliaj la pini, pin nelipit total, scurtcircuit între pini.

Admis/Respins

Specialist IPC



# Certificare IPC



## ASOCIAȚIA PENTRU PROMOVAREA TEHNOLOGIEI ELECTRONICE

Spl. Independenței 313  
Sector 6, cod 060042,  
București, România

# Apte



Tel.: +40 21 3169633  
Fax: +40 21 3169634  
Cod fiscal 15242401

### FISA DE URMARIRE A PROCESULUI DE ASAMBLARE A MODULULUI ELECTRONIC IN TEHNOLOGIA SMT

Student: CIRJAN RĂZVAN-IONUȚ  
Grupa: 433A  
Proiect: STABILIZATOR ERP

| Proiectare PCB      | Lipsa marcare                   | Inscripționare peste paduri       | Marcare in toate direcțiile | Marcare ilizibila                          | Lipsa marcare componente polarizate | Lipsa paduri de test                     | Paduri acoperite de soldmask        | Latime prea mica pentru paduri si trasee | Lipsa punți termice | Trasee greșite, inversare electrozi transistor |                     | Numar total de componente pe placa, O | Numar total de defecte, D | DPMO = D/O x 1.000.000 |
|---------------------|---------------------------------|-----------------------------------|-----------------------------|--|-------------------------------------|--|-------------------------------------|--|---------------------|--|---------------------|---------------------------------------|---------------------------|------------------------|
| Pagina IPC-A-610    | (DFM)                           | 10-28, 10-31                      | (DFM)                       | 10-26                                      | IPC-2221                            | IPC-2221, IPC-7351A, p.39                | IPC-A-600, p.39                     | IPC-2221, IPC-A-600, p.48                | IPC-2221            |  |                     | 56                                    |                           |                        |
| Se bifeaza prezenta |                                 |                                   |                             |  |                                     |  |                                     |  |                     |  |                     |                                       |                           |                        |
| Total defecte, d    |                                 |                                   |                             |  |                                     |  |                                     |  |                     |  |                     |                                       |                           |                        |
| Printare            | Punți între depozite            | Depozite peste silkscreen         | Pasta insuficienta          | Pasta în exces                             | Defect tip "dog ear"                | Detalierea depozitelor pe paduri         |                                     |  |                     |  |                     |                                       |                           |                        |
| Se bifeaza prezenta |                                 |                                   |                             |  |                                     |  |                                     |  |                     |  |                     |                                       |                           |                        |
| Total defecte, d    |                                 |                                   |                             |  |                                     |  |                                     |  |                     |  |                     |                                       |                           |                        |
| Plasare             | Componente polarizate inversate | Componente plasate gresit         | Componente lipsa            | Componente de alta capsula decat proiectul | Componente cu marcajul dedesubt     | Componente cu marcaj in toate direcțiile |                                     |  |                     |  |                     |                                       |                           |                        |
| Se bifeaza prezenta |                                 |                                   |                             |  |                                     |  |                                     |  |                     |  |                     |                                       |                           |                        |
| Total defecte, d    |                                 |                                   |                             |  |                                     |  |                                     |  |                     |  |                     |                                       |                           |                        |
| Asamblare           | Componente plasate gresit       | Componenta polarizata pusa invers | Tombstoning, Billboarding   | Componenta neafiniata                      | Componente montate pe dos           | Punți, scurtcircuit între pini           | Liptura rece, fracturata, deranjata | Ne-udare, de-udare                       | Terminal nelipit    | Aliaj în exces                                 | Asamblare necurata  |                                       |                           |                        |
| Pagina IPC-A-610    |                                 | 7-4, 7-5                          | 8-26, 8-23                  | 8-13, 8-26, 8-35, 8-44, 8-87               | 8-24                                | 5-15                                     | 5-18, 5-19                          | 5-12, 5-13                               | 8-21                | 5-14, 5-15, 5-16                               | 10-36, 10-37, 10-40 |                                       |                           |                        |
| Se bifeaza prezenta |                                 |                                   |                             |  |                                     |  |                                     |  |                     |  |                     |                                       |                           |                        |
| Total defecte, d    |                                 |                                   |                             |  |                                     |  |                                     |  |                     |  |                     |                                       |                           |                        |
|                     |                                 |                                   |                             |  |                                     |  |                                     |  |                     |  |                     | DMPO total                            |                           |                        |

Evaluator: Mihada Pantazica



# Certificare IPC



**CERTIFICATE of Completion**

This certifies that  
**Emanuel A. Raducan**  
student at the Faculty of Electronics, Telecommunications and Information Technology,  
„Politehnica” University of Bucharest, within curricular activities of the 1<sup>st</sup> semester of 3<sup>rd</sup> year  
of license studies,  
has successfully completed the “Electronic Devices and Circuits” project

Entitled “Voltage regulator with parallel adjustment element” during the period 01.10.2015-20.01.2016.

The electric circuit and the associated layout were designed and tested in accordance with the requirements described in IPC J-STD-001 “Requirements for Soldered Electrical and Electronic Assemblies”, IPC-A-610 “Acceptability of Electronic Assemblies” standards and other relevant documents for development of electronic modules and systems.

**L&G ADVICE SERV S.R.L.**  
Dipl. Eng. Augustin Stan  
Master IPC Trainer

President of APTE,  
Prof. m.D.H.C. Paul Svasta, Ph. D.

APTE IPC Specialist,  
Dipl. Eng. Gaudențiu Vârzaru

Association for Promoting Electronics Technologies-APTE

**APTE**  
TUV PROFI CERT  
ISO 9001:2004  
12100 / 1044010  
Serial: 35 / 2016

**IPC**  
Master IPC Trainer

**IPC**  
Member







## Concluzii



- Crearea **deprinderii de a proiecta și realiza circuite/module electronice în standard industrial** pentru studenții calificați în etapa de fabricație
- **Inițiere în întregul flux de realizare a unui circuit/modul electronic**
- Asigurarea **bazei necesare integrării rapide în orice tip de companie din industria electronică**
- Inițierea studentului de la Facultatea ETTI în **rigorile mediului industrial, concurențial** reprezentate de **termene și constrângeri tehnologice impuse, standarde ce trebuie asimilate și respectate**, etc
- Recunoașterea competențelor acumulate printr-o **certificare IPC**
- **Proiect 1 – DCE este o disciplină vie, în continuă evoluție**
- **Se ține seamă de cerințele beneficiarului** activității din învățământul tehnic – **industria**, de **recomandările studenților** absolvenți ai acestei discipline (prin opiniile formulate în slide-ul special dedicat din prezentarea proiectului) dar și de absolvenții ETTI-UPB prin formularul de evaluare a disciplinelor parcurse în ciclul de licență





## Concluzii



- **Impact puternic, pozitiv, în rândul studenților**
- **Aprecierile foarte bune** venite de la factorii de decizie din câteva **companii de profil din mediul industrial**
- **Proiectul a fost generalizat ca mod de realizare la nivelul întregului an trei al Facultății de Electronică, Telecomunicații și Tehnologia Informației a Universității Politehnica din București**

# DISCIPLINA DE TIP PROIECT, O FOARTE BUNĂ PUNTE DE LEGĂTURĂ CU MEDIUL INDUSTRIAL





## Tema 7 - Stabilizator de tensiune cu ERS

Să se proiecteze și realizeze un **stabilizator de tensiune** cu ERS având următoarele caracteristici:

- ◆ Tensiunea de ieșire reglabilă în intervalul:  $0,5N \pm N$  [V];
- ◆ Element de reglaj serie;
- ◆ Sarcina la ieșire  $50N[\Omega]$ ;
- ◆ Deriva termică  $< 2mV/^{\circ}C$ ;
- ◆ Protecție la suprasarcină prin limitarea temperaturii tranzistorului regulator serie la  $100^{\circ}C$ , și a curentului maxim la 0,4A;
- ◆ Tensiune de intrare în intervalul  $1,8N \pm 2N$ ;
- ◆ Domeniul temperaturilor de funcționare:  $0^{\circ}-70^{\circ}C$  (verificabil prin testare în temperatură);
- ◆ Amplificarea în tensiune minimă (în buclă deschisă) a amplificatorului de eroare: minim 200;
- ◆ Semnalizarea prezenței tensiunilor de intrare/ieșire cu diodă de tip LED.

Circuitul va fi realizat sub forma unui modul electronic a cărui structură de interconectare (PCB) va respecta următoarele **cerințe de proiectare**:

- ◆ Dimensiunile PCB: **40mm x 40mm**;
- ◆ Material FR4, **dublu strat**/ grosimea foliei de cupru  $35 \mu m$ , grosimea plăcii 1,6 mm;
- ◆ Toate componentele se vor plasa pe față superioară a plăcii, TOP;
- ◆ Componente pasive SMD chip 0805;
- ◆ Se pot folosi numai tranzistoare bipolare, TEC-J și TEC-MOS în capsule SMD (SOT 23, D-PAK).
- ◆ Puncte de test: circulare, maxim 5 – justificate de planul de testare;
- ◆ Structura de interconectare poate să conțină rezistoare de  $0\Omega$  - SMD chip 1206 - destinate evitării eventualelor intersecții între trasee; Numărul de punți de  $0\Omega$  se va limita la 5;
- ◆ Originea (punctul de coordonate (0,0)) va fi plasat în colțul din stânga-jos al plăcii de cablaj imprimat, astfel toate elementele proiectului vor avea coordonate pozitive;
- ◆ Față de marginea plăcii, se va păstra o gardare („clearance”) de 50 mil; aici nu vor fi plasate componente, trasee, texte, etc.;
- ◆ Se va acorda o atenție sporită layer-ului Mască de inscripționare (Silk Screen); acesta nu trebuie să se regăsească pe pad-urile componentelor;
- ◆ Se va genera un nou layer neelectric, MECANIC. Acesta va conține: conturul plăcii, desenul de găurire („drill drawing”) și tabelul de găurire („drill chart/table”, „drill legend”), o secțiune transversală prin circuitul imprimat proiectat („layer stack-up”) și informațiile mecanice necesare pentru fabricația PCB;
- ◆ Cotele de gabarit/dimensiunile plăcii nu trebuie să se regăsească pe layer-ul electric TOP; acestea, dacă există, se vor plasa pe un layer neelectric mecanic;
- ◆ Placa va fi prevăzută cu elementele de identificare ale proiectantului (nume, prenume, grupă, PDCE I 2016-2017).

Pentru traseele de interconectare se dau următoarele lățimi:

- ◆ Curent de 1A - 40 mil;
- ◆ Curent de sute de mA - 32 mil;
- ◆ Semnal - 20 mil.

Spațierea, în toate cazurile, va fi de 12 mil.

Găurile de trecere pentru semnale (vias-uri) vor avea diametrul de 0,4 mm.

# Tema



Fișierele Gerber - standard 274X și fișierul Excellon trebuie să conțină următoarele informații:

- ◆ Conturul plăcii (board outline);
- ◆ Layer electric TOP;
- ◆ Layer electric BOTTOM;
- ◆ Layer neelectric Mască de inscripționare (Silk Screen Top);
- ◆ Layer neelectric Mască de protecție (Solder Mask Top);
- ◆ Layer neelectric Șablon (Solder Paste Top);
- ◆ Lista de aperturi și fișierul de găurire.

**!NOTĂ!** Cerințe de proiectare obligatorii:

1. Dimensiunile PCB: **40mm x 40mm**;
2. Material FR4, **dublu strat**;
3. Originea (**punctul de coordonate (0,0)**) va fi plasat în colțul din stânga-jos al plăcii de cablaj imprimat, astfel toate elementele proiectului vor avea coordonate pozitive;
4. Dimensiunea traseelor și spațierea lor în concordanță cu specificațiile menționate.

Pentru simulare și proiectare layout se va utiliza programul OrCAD – versiunea Lite (free) - atenție la limitările impuse! Software-ul poate fi descărcat de la adresa: <http://www.cetti.ro/v2/orcad16.php>

**Componentele disponibile pentru realizarea proiectului se găsesc în Anexa 1.**

**Termene:**

1. Verificare pe parcurs - **max. 60 pct.**

Până la **sfârșitul săptămânii a V-a** vor fi predate:

- ◆ Calculul analitic și simulările pe schema aleasă.

Până la **sfârșitul săptămânii a VII-a** vor fi predate:

- ◆ Fișiere Gerber pentru layout (standard 274X) și fișierul Excellon;
- ◆ Lista de componente (Bill of Materials – BOM).

**Executie corectă și predarea la termen** asigură obținerea **punctajului maxim de 60 de puncte**. Nerespectarea acestui termen atrage imposibilitatea calificării în etapa de realizare practică a proiectului – în acest caz **nota maximă la disciplina Proiect 1 nu poate depăși 6**.

**OBSERVAȚIE:** Fișierele Gerber și Excellon primite vor fi verificate și dacă nu îndeplinesc cerințele de proiectare obligatorii menționate în **NOTĂ** vor fi respinse, iar studentul nu se va califica în etapa de realizare practică a proiectului!!!

2. Verificare finală - **max. 40 pct.**

Verificarea finală se va desfășura începând cu săptămâna **a XII-a**. Punctajul pentru etapa de realizare practică a proiectului se găsește în Anexa 2 (max. 40 pct.).

Se predă proiectul în **varianta finală tipărită și varianta electronică scrisă pe un CD**. Se susține **prezentarea orală a proiectului**.

Implementarea realizată la nivel de PCB rămâne în proprietatea ETTI.



# Tema



## CONȚINUTUL MINIM AL PROIECTULUI

1. Schema bloc a circuitului.
2. Schema electrică de detaliu și calculele de dimensionare pentru fiecare din blocurile componente ale schemei.
  - Se vor prezenta schemele electrice (cu elementele numerotate și valorile sau tipul componentelor). Pentru fiecare componentă va fi justificată alegerea valorii (sau tipului) pe baza relațiilor de dimensionare disponibile.
  - Componentele pasive vor avea valori STANDARD (se va preciza și tipul constructiv al componentei - de exemplu, pentru rezistoare, RBC, RPM, etc.). Dispozitivele semiconductoare vor fi de catalog.
  - Pentru TOATE componentele se demonstrează prin calcul funcționarea sigură (nedistructivă). De exemplu, pentru orice tranzistor bipolar se va arăta că nu se depășesc valorile maxime admisibile:  $I_{C_{MAX}}$ ,  $V_{CE_{MAX}}$ ,  $P_{d_{MAX}}$ , etc.
  - De asemenea se va demonstra prin calcul atingerea parametrilor funcționali impuși în tema de proiectare.
3. Simulările PSPICE (fișierele .CIR, forme de undă, puncte statice de funcționare, etc.)
4. Imaginea generală a modului în Layout (incluzând toate layer-ele/straturile electrice și neelectrice: structura de interconectare, masca de inscripționare, masca de protecție, contur placă, etc.).
  5. Imaginea structurii de interconectare (layer electric TOP).
  6. Imaginea structurii de interconectare (layer electric BOT).
  7. Imaginea măștii de inscripționare (Layer neelectric Silk Screen Top).
  8. Imaginea măștii de protecție (Layer neelectric Solder Mask Top).
  9. Imaginea șablonului (Layer neelectric Solder Paste Top).
  10. Imaginea layer-ului neelectric mecanic.
  11. Rezultate experimentale/măsurători.
  12. Un capitol care să includă un scurt manual de utilizare a circuitului proiectat de către potențiali beneficiari - foaie de catalog.
  13. Prezentare în Power Point a activității de proiectare/realizare (max. 10 minute).
- Documentație referitoare la Proiectul de DCE se găsește la adresa: [www.dce.pub.ro](http://www.dce.pub.ro), în secțiunea PROIECTE.
- Documentație referitoare la realizarea PCB se găsește la adresa: [www.cetti.ro](http://www.cetti.ro). La adresa <http://www.cetti.ro/v2/tehnificad.php> se găsesc materiale legate de inițierea în realizarea modulelor electronice iar la adresa <http://www.cetti.ro/v2/labtie.php> documentație referitoare la tehnologii de interconectare în electronică.

## Bibliografie:

1. P. R. Gray, P. J Hurst, S. H. Lewis, R. G. Meyer, *Analysis and Design of Analog Integrated Circuits*, J. Wiley & Sons, 2001;
2. G. Brezeanu, F. Drăghici, *Circuite electronice fundamentale*, Ed. Niculescu, București, 2013;
3. G. Brezeanu, F. Drăghici, F. Mitu, G. Dilimot, *Circuite electronice fundamentale - probleme*, Editura Rosetti Educational, Bucuresti, editia II-2008;
4. G. Brezeanu, F. Drăghici, F. Mitu, G. Dilimot, *Dispozitive electronice - probleme*, Editura Rosetti Educational, Bucuresti, 2009;
5. P. Svasta, V. Golumbeanu, C. Ionescu, Al. Vasile, *Componente electronice pasive - Rezistoare, Proprietăți, Construcție, Tehnologie, Aplicații.*, Ed. Cavallioti, Bucuresti 2011;
6. P. Svasta, Al. Vasile, Ciprian Ionescu, V. Golumbeanu, "Componente și circuite pasive - Condensatoare", Proprietăți, Construcție, Tehnologie, Aplicații., Ed. Cavallioti, București 2010;
7. Norocel Codreanu, "Metode avansate de investigație a structurilor "PCB"", Modelare și simulare, integritatea semnalelor, Ed. Cavallioti, București 2009;
8. G. Băjeu, Gh. Stancu, *Generatoare de semnale sinusoidale*, Ed. Tehnică, București, 1979;
9. D. Dascălu, A. Rusu, M. Profirescu, I. Costea, *Dispozitive și circuite electronice*, Ed. Didactică și Pedagogică, București, 1983;
10. A. M. Manolescu, A. Manolescu, *Analog Integrated Circuits*, Ed. Electronica 2000, București, 2011;
11. D. Self , *Audio Power Amplifier Design Handbook*, Fourth edition, Newnes, 2006;
12. G. A. Rincon-Mora, *Voltage References - from Diodes to Precision High-Order Bandgap Circuits*, John Wiley, 2001;
13. I. Ristea, C. A. Popescu, *Stabilizatoare de tensiune*, Ed. Tehnică, 1983;
14. M. Ciugudean, *Proiectarea unor circuite electronice*, Ed. Facla, 1983;
15. A. Lăzăroi, Ș. Naicu, *Generatoare de semnal analogice și digitale - scheme practice*, Matrixrom, 2000;
16. <http://www.dce.pub.ro>;
17. <http://www.cetti.ro/v2/tehnificad.php>;
18. <http://www.cetti.ro/v2/labtie.php>;
19. <http://www.elect2eat.eu>;
20. [www.ipc.org](http://www.ipc.org).



# Comparații



## AU 2013-2014, AU 2014-2015 vs. AU 2015-2016

| Total studenți                    | Anul universitar | Studenți calificați în etapa de realizare practică | Module echipate | Module funcționale |
|-----------------------------------|------------------|--|-----------------|--------------------|
| 73 (seria A-pilot_1)              | 2013-2014        | 38 (52%)   | 38              | 6 (15.8%)          |
| 182 (seriile A, D si G – pilot_2) | 2014-2015        | 51 (28%)   | 51              | 40 (78.4%)         |
| 641 – anul al III-lea -integral   | 2015-2016        | 106 (16.53%)                                       | 105             | 80 (76.19%)        |

- **În AU2013-2014**
  - 3 teme distincte
  - 0% circuite funcționale la prima încercare
  - Circuite funcționale din 2 teme propuse
- **În AU2014-2015**
  - 6 teme distincte: 3 teme din AU 2013-2014, 3 teme noi
  - 50% din circuite funcționale la prima încercare
  - Circuite funcționale din toate temele propuse
- **În AU2015-2016**
  - 12 teme distincte: 6 teme din AU 2013-2014, 6 teme noi
  - 65% din circuite funcționale la prima încercare
  - Circuite funcționale din toate temele propuse





# Prezentare activitate proiect - template



## Proiect 1 – Dispozitive și circuite electronice (DCE)

Tema: .....

Student:  
Grupa 43...



## Date de proiectare

- Se trec principalele cerințe de proiectare (electrice, tehnologice)
- **Maxim o pagină**
- **Se respectă pe tot cuprinsul prezentării caracteristicile textului din template**
- **Titluri – Arial 24**
- **Text – Arial 18**
- **Caractere diacritice**



# Schema bloc

- Schema bloc + semnificația blocurilor componente (**max. o pagină**)
- Justificări pentru soluția propusă



# Schema electrică

- Schema detaliată a blocurilor (**maxim o pagină**)
- Justificări ale soluțiilor alese



# Simulări

- Curenți/tensiuni în DC
- Forme de undă în Transient
- Reprezentări Bode pentru justificarea benzii și demonstrarea stabilității (la temele la care este necesar) (**maxim două pagini**)





# Layout

- Vedere top
- Justificare poziționare componente
- Justificare alegere dimensiune trasee



# Rezultate experimentale

- Layout PCB
- Foto PCB echipat
- Foto forme de undă
- Tabele măsurători
- Tot ceea ce justifică funcționarea proiectului în specificațiile impuse
- **Maxim două pagini**



# Rezultate experimentale

- Tabel comparativ

| Cerințe impuse | Rezultate simulări | Rezultate măsurători |
|----------------|--------------------|----------------------|
|                |                    |                      |
|                |                    |                      |
|                |                    |                      |
|                |                    |                      |
|                |                    |                      |
|                |                    |                      |
|                |                    |                      |

# Concluzii

- Se comentează rezultatele obținute
- Ce îmbunătățiri ar putea fi aduse
- În cazul în care proiectul nu a funcționat la prima încercare se scot în evidență erorile de concept/realizare (d.p.d.v al proiectării schemei, layout-ului, etc. )
- Cum ar putea fi depanat – plan de depanare (organigramă)
- **Maxim două pagini**
  
- **! Timpul maxim acordat prezentării este de 10 minute**

# Concluzii

- Ce cunoștințe au fost dobândite pe parcursul activităților desfășurate în cadrul proiectului
- Evidențiați, dacă există, părțile bune legate de activitatea depusă și/sau precizați părțile slabe existente în organizarea desfășurării proiectului
- Care ar fi propunerea voastră, privind modul în care ar trebui să se desfășoare activitățile cerute de proiect, pentru a se asigura finalizarea sa. Prezentați diagrama Gantt corespunzătoare.
- **Maxim două pagini**
- **! Timpul maxim acordat prezentării este de 10 minute**





## Discipline studiate utile în realizarea proiectului

- Se trec disciplinele care au fost utilizate cunoștințe/informații pentru realizarea proiectului
- Ce discipline, aflate în semestrele din amonte, ar fi trebuit să fie mai bine însușite pentru ușurarea realizării activităților conexe proiectului?